

---

# Περιεχόμενα

---

## **ΠΡΟΛΟΓΟΣ..... vii**

## **ΚΕΦΑΛΑΙΟ 1 - Εξέλιξη των Μικροεπεξεργαστών / Μικροελεγκτών**

1.1. Η αρχιτεκτονική των μικροεπεξεργαστών .....	1
1.1.1. Μοντέλα λειτουργίας.....	3
1.2. Τι είναι οι μικροελεγκτές και σε τι διαφέρουν από τους μικροεπεξεργαστές .....	4
1.3. Τα συστατικά μέρη του μικροελεγκτή και οι λειτουργίες τους.....	5

## **ΚΕΦΑΛΑΙΟ 2 - Χαρακτηριστικά Μικροελεγκτών**

2.1. Εισαγωγή.....	11
2.2. Η αρχιτεκτονική RISC των 8-bit μικροελεγκτών.....	11
2.3. Η μνήμη του μικροελεγκτή και οι διευθύνσεις της .....	14
2.3.1. Μνήμη Προγράμματος .....	17
2.3.2. Μνήμη Δεδομένων .....	17
2.3.3. Μνήμη SRAM .....	18
2.3.4. Μνήμη EEPROM .....	20
2.4. Η λειτουργία πρόσβασης στη μνήμη και η εκτέλεση των εντολών .....	24
2.5. Η Αριθμητική Λογική Μονάδα (ALU) .....	27

## **ΚΕΦΑΛΑΙΟ 3 - Οι Καταχωρητές του Μικροελεγκτή AVR και οι     Λειτουργίες τους**

3.1 Εισαγωγή.....	29
3.2. Ο Καταχωρητής κατάστασης (SREG – Status Register) .....	30
3.3. Η Στοίβα των μικροελεγκτών.....	31
3.3.1. Ο Δείκτης Στοίβας (SP).....	32
3.4. Το Σύστημα διακοπών και οι λειτουργίες των διακοπών στον μικροελεγκτή AVR .....	34

3.4.1. Η προτεραιότητα των διακοπών .....	36
3.4.2. Οι διακοπές με μια δεύτερη ματιά .....	37
3.4.3. Interrupt Service Routine (ISR) – Διαχειριστής Ρουτίνας Διακοπής.....	40
3.4.4. Interrupt Flags and Enabled bits – Διακοπή Σημαιών και Ενεργοποίησης Ψηφίων.....	40
3.5. Οι καταχωρητές διακοπών του μικροελεγκτή ATmega8 .....	41
3.5.1. Γενικός Καταχωρητής Ελέγχου Διακοπών (GICR) .....	41
3.5.2. Γενικός Καταχωρητής Σημαίας Διακοπών (GIFR). .....	43
3.6. Διαχείριση Ενέργειας Μικροελεγκτών ATmega-8Bit .....	45
3.6.1. Λειτουργία βασικών καταστάσεων ύπνου (Sleep Mode).....	45
3.6.2. Γενικός Καταχωρητής Ελέγχου του μικροελεγκτή (CPUCR).....	45
3.6.3. Η λειτουργία του τρόπου διέγερσης του μικροελεγκτή από εξωτερικές διακοπές μέσω του καταχωρητή (CPUCR).....	48
3.7. Το Σύστημα Ελέγχου και Επαναφοράς του Μικροελεγκτή AVR (System Control and Reset) .....	49
3.7.1. Οι τέσσερις (4) πηγές επαναφοράς (Reset) των ATmega 8-bit .....	50
3.7.2. Ο καταχωρητής κατάστασης Επαναφοράς Ισχύος (CPUCSR) .....	52
3.8. Watchdog Timer - Χρονόμετρο Επιτήρησης του Μικροελεγκτή (WDT).....	53
3.8.1. Καταχωρητής Ελέγχου του Χρονιστή Επιτήρησης (WDTCR). .....	55
3.9. Η Εσωτερική Μνήμη Eeprom του Μικροελεγκτή ATmega .....	57
3.9.1. Πρόληψη αλλοίωσης των δεδομένων της EEPROM .....	57
3.9.2. Περιγραφή λειτουργίας των καταχωρητών της εσωτερικής μνήμης EEPROM του μικροελεγκτή ATmega. ....	59
3.9.3. EEPROM Read Enable.....	62

## **ΚΕΦΑΛΑΙΟ 4 - Εισαγωγή στο Σύστημα Εισόδου – Εξόδου I/O**

4.1. Οι θύρες ψηφιακών εισόδων / εξόδων του μικροελεγκτή ATmega και η λειτουργία τους .....	65
4.1.1. Οι εναλλακτικές λειτουργίες των ακροδεκτών του Μικροελεγκτή AVR ATmega .....	67
4.1.2. Οι ακροδέκτες της ΘύραςB (Port B) με τις εναλλακτικές λειτουργίες (Functions of Port B).....	69
4.1.3. Οι ακροδέκτες της ΘύραςC (Port C) με τις εναλλακτικές λειτουργίες (Functions of Port C).....	73

4.1.4. Οι ακροδέκτες της ΘύραςD (Port D) με τις εναλλακτικές λειτουργίες. Functions of Port D.....	75
4.2. Οι Συνδεδεμένοι Καταχωρητές του Συστήματος Εισόδου – Εξόδου.....	77
4.2.1. DDRx - Καταχωρητής δεδομένων θύρας x .....	78
4.2.2. PORTx - Καταχωρητής δεδομένων θύρας x .....	79
4.2.3. PINx - Καταχωρητής των ακροδεκτών εισόδου x.....	81
4.2.4. Αντιστάτης Έλξης (pull-up resistors) .....	82
4.3. Οι Καταχωρητές των Θυρών (PORT).....	88
4.3.1. DDRB Ο Καταχωρητής κατεύθυνσης δεδομένων της θύρας B .....	89
4.3.2. PINB Ο Καταχωρητής Διεύθυνσης Ακίδων Εισόδου της Θύρας B89	
4.3.3. PORTC Ο καταχωρητής δεδομένων της θύρας C .....	90
4.3.4. DDRC Ο καταχωρητής κατεύθυνσης δεδομένων της θύρας C .....	90
4.3.5. PINC Ο καταχωρητής διεύθυνσης ακίδων εισόδου της θύρας C ...	91
4.3.6. PORTD Ο καταχωρητής δεδομένων της – θύρας D.....	91
4.3.7. DDRD Ο καταχωρητής κατεύθυνσης δεδομένων της θύρα D .....	92
4.3.8. PIND: ο καταχωρητής διεύθυνσης ακίδων εισόδου της θύρας D ..	92
4.4. Special Function IO Register - Καταχωρητής I/O ειδικών λειτουργιών ..	93

## ΚΕΦΑΛΑΙΟ 5 - Το Σύστημα Χρονισμού (System clock) του Μικροελεγκτή AVR και η διανομή του

5.1. Εισαγωγή.....	95
5.2. Πηγες ρολογιού του AVR .....	97
5.2.1. Εξωτερικός Ταλαντωτής.....	97
5.2.2. Χαμηλής Συχνότητας Κρυσταλλικός Ταλαντωτής.....	100
5.2.3. Εξωτερικός RC Ταλαντωτής .....	101
5.2.4. Βαθμονομημένος RC Εσωτερικός RC Ταλαντωτής.....	102
5.2.5. Εξωτερικό Ρολόι.....	104
5.3. Τα Χρονόμετρα και οι Μετρητές του Μικροελεγκτή ATmega. Timer/Counter (0)-Timer/Counter (1).....	105
5.3.1. Το Χρονόμετρο (Timer/Counter) .....	106
5.3.2. Οι Καταχωρητές των Timer Counter.....	110
5.3.3. Η Λειτουργία της Μονάδας Διαβάθμισης Ρολογιού (Prescaler) ..	110
5.3.4. Εξωτερική Πηγή Χρονισμού .....	112
5.3.5. Οι καταχωρητές του Timer/Counter(0) .....	113

5.3.6. Ο Καταχωρητής του Χρονιστή/Μετρητή Timer/Counter0 Register (TCNT0).....	114
5.3.7. Καταχωρητής Μάσκας Διακοπών του Timer/Counter0 Interrupt Mask Register (TIMSK) .....	116
5.3.8. Ο Καταχωρητής της Σημαίας Διακοπών του Χρονιστή/Μετρητή (Timer/Counter0) .....	117
5.3.9. (SFIOR)-Ειδικός Καταχωρητής λειτουργιών εισόδου – εξόδου (Special Function IO Register).....	117
5.4. 16-bit Timer/Counter1 .....	118
5.4.1. Οι Καταχωρητές του (Timer/Counter1). .....	118
5.4.2. Pulse Width Modulation (PWM).....	121
5.4.3. Output Compare Units Μονάδα σύγκρισης εξόδου. ....	124
5.4.4. Compare Match Output Unit – Μονάδας Σύγκρισης Συσχέτισης Εξόδου.....	125
5.4.5. Input Capture unit: Μονάδα Καταγραφής Εισόδου (ICR1) .....	130
5.4.6. Noise Canceler Μονάδα Απόρριψης θορύβου. ....	132
5.4.7. Ο καταχωρητής του Χρονιστή/Μετρητή (Timer/Counter1) TCNT1....	132
5.4.8. Ο Καταχωρητής Ελέγχου TCCR1A του Timer/Counter1 Control Register A .....	136
5.4.9. Ο Καταχωρητής Ελέγχου TCCR1B του Timer/Counter1 Control Register B.....	139
5.4.10. Ο Καταχωρητής Εισόδου Σύλληψης ICR1H και ICR1L του (Timer/Counter1) .....	142
5.4.11. Ο Καταχωρητής Εξόδου Σύγκρισης (OCR1AH και OCR1AL).143	
5.4.12. Ο Καταχωρητής Εξόδου Σύγκρισης (OCR1BH και OCR1BL).144	
5.4.13. Καταχωρητής Μάσκας Διακοπών του Timer/Counter1 Interrupt Mask Register (TIMSK) .....	145
5.4.14. Ο Καταχωρητής Σημαίας Διακοπών Του Χρονιστή/Μετρητή (Timer/Counter1) Interrupt Flag Register– TIFR .....	146

## **ΚΕΦΑΛΑΙΟ 6 - Οι Μονάδες Επικοινωνίας του Μικροελεγκτή AVR**

6.1. Εισαγωγή.....	149
6.2. Τηλεπικοινωνιακή σύνδεση RS232.....	150
6.2.1. Σειριακή μετάδοση δεδομένων θύρας RS232 .....	152
6.2.2. Η Λειτουργία της Σειριακής Μονάδος USART .....	155
6.2.3. Οι καταχωρητές της μονάδας USART-UART και η λειτουργία τους..	156

6.2.4. Ρυθμός μετάδοσης της σειριακής μονάδας USART.....	165
6.2.5. USART Baud Rate Register .....	168
6.3. SPI (Serial Peripheral Interface).....	170
6.3.1. Περιγραφή της Σειριακής Θύρας SPI.....	170
6.3.2. Λήψη Δεδομένων.....	172
6.3.3. Επιλογή Εξαρτωμένης Συσκευής SS (Slave Select).....	173
6.3.4. Τα Σήματα και οι ακροδέκτες της Μονάδας SPI.....	178
6.3.5. Η Λειτουργία των Καταχωρητών της Μονάδας SPI.....	179
6.4. TWI – Two-Wire Serial Interface – Δισύρματος σειριακός διάυλος επικοινωνίας.....	187
6.4.1. Μονάδα TWI .....	188
6.4.2. Η Μορφή του πακέτου διεύθυνσης .....	190
6.4.3. Η Μορφή του πακέτου δεδομένων .....	191
6.4.4. Transmission Modes (Τρόποι μετάδοσης).....	194
6.4.5. Using the TWI – Χρησιμοποιώντας το TWI.....	197
6.4.6. Περιγραφή των καταχωρητών της TWI μονάδας 2-wire Serial Interface .....	204
6.5. Εξωτερική Μνήμη για Μικροελεγκτές.....	211
6.5.1. Τα Πρωτόκολλα Διεπαφών της Μνήμης.....	212
6.5.2. Οι συνδέσεις διεπαφών της Εξωτερικής Μνήμης SEEPROM .....	213
6.6. Αναλογικός Συγκριτής – Analog Comparator.....	215
6.6.1. Comparator Multiplexer Input.....	216
6.6.2. Register Description .....	217
6.7. ADC - Analog to Digital Converter - Μετατροπέας Αναλογικού Σήματος σε Ψηφιακό .....	221
6.7.1. Εισαγωγή .....	221
6.7.2. Λειτουργία Μετατροπής Αναλογικού Σήματος σε Ψηφιακό με τη Χρήση της Ενσωματωμένης Μονάδας ADC του Μικροελεγκτή AVR ATmega.....	225

## ΚΕΦΑΛΑΙΟ 7 - Boot Loader Support – Read-While-Write Self-Programming

7.1. Εισαγωγή.....	233
7.2. Τι είναι ένας φορτωτής εκκίνησης; (Boot Loader).....	234
7.3. Boot Loader Lock Bits – Τα Χαρακτηριστικά και οι Ιδιότητες του	

φορτωτή εκκίνησης.....	235
7.4. Application and Boot Loader Flash Sections - Ενότητα Flash Εφαρμογών και Bootloader.....	236
7.5. SPM - Store Program Memory.....	238
7.6. Boot Loader Lock Bits – Κλειδιά κλειδώματος φορτωτή εκκίνησης και μνήμης.....	239
7.7. Memory Lock Bit Protection Modes - Λειτουργία Ρυθμίσεων προστασίας κλειδώματος μνήμης.....	243
7.7.1. Ψηφία κλειδώματος φορτωτή εκκίνησης και μνήμης (Boot Loader Lock Bits).....	246
7.8. ATmega8 Boot Loader Parameters - Παράμετροι φορτωτή εκκίνησης.....	249
7.9. Ασφαλειοθήκη ψηφίων (Fuse Bits).....	251
7.10. Επιλογή ρολογιού – Η Κεντρική Συχνότητα Ρολογιού του Μικροελεγκτή μας.....	257
7.10.1. Πηγές ρολογιού: CKLSEL3..0 .....	258
7.11. EESAVE Διατήρηση της μνήμης (Preserve EEPROM memory).....	262
7.11.1. BOOTRST – Επιλογή διανύσματος επαναφοράς (Select Reset Vector) .....	263
7.11.2. Ασφάλεια Εκτεταμένης ψηφιολέξης Extended byte fuse (ή efuse) ....	264
7.11.3. Signature Bytes: Κωδικός Υπογραφής Ψηφίων Αναγνώρισης Συσκευής.....	265

## **ΚΕΦΑΛΑΙΟ 8 - Το Ρεπερτόριο Εντολών των Μικροελεγκτών της σειράς AVR ATmega 8Bit**

8.1. Εισαγωγή.....	267
8.2. Καταχωρητές Εισόδου/Εξόδου (I/O Registers) .....	268
8.3. Τρόποι Διευθυνσιοδότησης.....	269
8.3.1. Άμεση διευθυνσιοδότηση Καταχωρητών Εργασίας (Direct Single Register Addressing).....	270
8.3.2. Direct Register Addressing, Two Registers.....	273
8.3.3. Direct Data Addressing.....	275
8.3.4. I/O Direct Addressing.....	277
8.3.5. Data Indirect Addressing .....	278
8.3.6. Data In Direct with Displacement .....	281
8.3.7. Data Indirect Addressing with Pre-decrement.....	282
8.3.8. Data Indirect Addressing with Post-increment.....	283

8.3.9. Indirect Program Addressing, IJMP and ICALL.....	285
8.3.10. Relative Call to Subroutine.....	286
8.3.11. Direct Program Addressing, JMP and CALL.....	287
8.3.12. Program Memory Constant Addressing using the LPM, ELPM, and SPM Instructions.....	289
8.3.13. Οι Καταχωρητές Δείκτες X-register, Y-register and Z-register .	292
8.4. Instruction Set Summary Σύνοψη Οδηγιών AVR ATMEL 8Bit .....	293
8.5. Εντολές ελέγχου Κεντρικής Μονάδας Μικροελεγκτή .....	299

<b>ΒΙΒΛΙΟΓΡΑΦΙΑ.....</b>	<b>381</b>
--------------------------	------------