

## Εγκώμια για το βιβλίο Ψηφιακή Σχεδίαση: Ενσωματωμένα Συστήματα με VHDL

*“Ο Peter Ashenden δείχνει το δρόμο για ένα νέο πρόγραμμα σπουδών – για την εκπαίδευση της επόμενης γενιάς των σχεδιαστών ψηφιακής λογικής. Αναγνωρίζοντας ότι η ψηφιακή σχεδίαση δεν είναι πλέον συναρμολόγηση προσαρμοσμένης λογικής με πύλες αλλά σχεδίαση ενσωματωμένων συστημάτων με επεξεργαστές, ο Δρ. Ashenden έχει μετακινήσει το επίκεντρο του ενδιαφέροντος από την πύλη στη σύγχρονη σχεδίαση και ολοκλήρωση σύνθετων ολοκληρωμένων συσκευών που μπορούν να υλοποιηθούν με διάφορους τρόπους. Ο Δρ. Ashenden δεν παραβλέπει τις θεμελιώδεις αρχές, αλλά τις αντιμετωπίζει με το κατάλληλο βάθος και ευρύτητα γνώσεων ώστε να παρέχει μια βάση για το υλικό υψηλότερου επιπέδου. Όπως ισχύει σε όλα τα βιβλία του Δρ. Ashenden, το κείμενο είναι σαφέστατο και διαβάζεται ευχάριστα. Το βιβλίο παραθέτει άφθονα παραδείγματα και ο συνοδευτικός ιστότοπος προσφέρει όλα όσα θα περίμενε κανείς για ένα κείμενο με τέτοια υψηλή ποιότητα.”*

— GRANT MARTIN, Chief Scientist, Tensilica Inc.

*“Ο Δρ. Ashenden έχει γράψει ένα διδακτικό βιβλίο το οποίο επιτρέπει στους φοιτητές να αποκτήσουν μια πιο ευρεία και πολύτιμη κατανόηση της σύγχρονης σχεδίασης ψηφιακών συστημάτων. Οι αναγνώστες μπορούν να είναι σίγουροι ότι οι πρακτικές που περιγράφονται σε αυτό το βιβλίο θα αποτελέσουν ένα ισχυρό θεμέλιο για τη σύγχρονη σχεδίαση ψηφιακών συστημάτων με χρήση γλωσσών περιγραφής υλικού.”*

— GARY SPIVEY, George Fox University

*“Η σύγκλιση των μικροσκοπικών, εξελιγμένων ηλεκτρονικών σε ολοκληρωμένα συστήματα χειρός, χαμηλής ισχύος, όπως κινητά τηλέφωνα, PDA, και συσκευές αναπαραγωγής MP3 εξαρτάται από τις αποδοτικές ροές ψηφιακής σχεδίασης. Αρχίζοντας με μια διαισθητική διερεύνηση των βασικών δομικών στοιχείων, το βιβλίο Ψηφιακή Σχεδίαση: Ενσωματωμένα Συστήματα με VHDL εισάγει τη σχεδίαση ψηφιακών συστημάτων στο πλαίσιο των ενσωματωμένων συστημάτων για να εφοδιάσει τους φοιτητές με ευρύτερες προοπτικές. Σε όλο το κείμενο, η πρακτική προσέγγιση του Peter Ashenden έλκει την προσοχή των φοιτητών στην κατανόηση των προκλήσεων και της πολυπλοκότητας που εμπεριέχει η υλοποίηση ενσωματωμένων συστημάτων.”*

— GREGORY D. PETERSON, University of Tennessee

*“Το βιβλίο Ψηφιακή Σχεδίαση: Ενσωματωμένα Συστήματα με VHDL δίνει έμφαση σε μεγαλύτερα συστήματα που περιέχουν επεξεργαστές και μνήμη, και αφορούν τη σχεδίαση και διασύνδεση λειτουργιών εισόδου/εξόδου και εξειδικευμένων επιταχυντών. Η παρουσίαση του βιβλίου βασίζεται σε μια σύγχρονη ματιά που αντανακλά την πρακτική σχεδίασης των ψηφιακών συστημάτων του πραγματικού κόσμου. Σε μια εποχή που το πρόγραμμα σπουδών των πανεπι-*

*στημίον γενικά έχει μείνει αρκετά πίσω σε σχέση με την ανάπτυξη της βιομηχανίας, αυτό το βιβλίο παρέχει πολλές απαραίτητες πληροφορίες στους φοιτητές των τμημάτων μηχανικών υπολογιστών, ηλεκτρολόγων μηχανικών, πληροφορικής και επιστήμης υπολογιστών.”*

— DONALD HUNG, San Jose State University

*“Το βιβλίο Ψηφιακή Σχεδίαση: Ενσωματωμένα Συστήματα με VHDL παρουσιάζει τη ροή σχεδίασης κυκλωμάτων και συστημάτων με έναν τρόπο που είναι και προσιτός αλλά και ενημερωμένος. Επειδή η χρήση των γλωσσών περιγραφής υλικού αποτελεί τεχνολογία αιχμής, είναι απαραίτητο να μάθουν οι φοιτητές πώς να χρησιμοποιούν αυτές τις γλώσσες μαζί με την κατάλληλη μεθοδολογία. Αυτό το βιβλίο παρουσιάζει μια σύγχρονη προσέγγιση για τη σχεδίαση ενσωματωμένων συστημάτων, ξεκινώντας με τις βασικές αρχές και προχωρώντας μέχρι να φτάσει στο πλήρες σύστημα – σε καθοδηγεί χρησιμοποιώντας εφαρμογές και είναι γεμάτο με πολλά παραδείγματα. Θα προτείνω αυτό το βιβλίο στους φοιτητές μου.”*

— GOERAN HERRMANN, TU Chemnitz

*“Το βιβλίο Ψηφιακή Σχεδίαση: Ενσωματωμένα Συστήματα με VHDL διαβάζεται πάρα πολύ εύκολα παρά την πολυπλοκότητα του υλικού του. Οδηγεί τον αναγνώστη σε ένα ταξίδι που ξεκινά από τα βασικά και καταλήγει σε μια πραγματική κατανόηση της ψηφιακής σχεδίασης απαντώντας στα «πώς» και τα «γιατί» – είναι πειστικό και διδακτικό καθώς εισχωρεί όλο και πιο βαθιά στο υλικό του.”*

— ANDREY KOPTYUG, Mid Sweden University

*“Αυτό το ενημερωμένο κείμενο για την ψηφιακή σχεδίαση είναι γραμμένο με ένα πολύ προσιτό στυλ έχοντας ως περιεχόμενο μια σύγχρονη μεθοδολογία σχεδίασης και τον πραγματικό κόσμο των ενσωματωμένων συστημάτων. Το βιβλίο Ψηφιακή Σχεδίαση: Ενσωματωμένα Συστήματα με VHDL καλύπτει εξαιρετικά όλες τις πτυχές της σχεδίασης των ενσωματωμένων συστημάτων, με κεφάλαια που δεν αφορούν μόνο αυτή καθαυτή τη λογική σχεδίαση, αλλά ακόμα τους επεξεργαστές, τις μνήμες, τη διασύνδεση εισόδου/εξόδου και τις τεχνολογίες υλοποίησης. Είναι ιδιαίτερα καλό στο να δίνει έμφαση σε ότι χρειάζεται να λάβει υπόψη του κανείς πέρα από τη λογική σχεδίαση όταν σχεδιάζει ένα ψηφιακό σύστημα: η σχεδίαση πρέπει να υλοποιηθεί στον πραγματικό κόσμο της εφαρμοσμένης μηχανικής, όπου μια μεγάλη ποικιλία από περιορισμούς, όπως η επιφάνεια του κυκλώματος, οι διασυνδέσεις του κυκλώματος, οι απαιτήσεις διασύνδεσης, ισχύος και απόδοσης, πρέπει να ληφθούν υπόψη. Για κείνους που πιστεύουν ότι η λογική σχεδίαση είναι ανιαρή, αυτό το βιβλίο δίνει ζωή στο αντικείμενο.”*

— ROLAND IBBETT, University of Edinburgh

Ψηφιακή Σχεδίαση  
Ενσωματωμένα Συστήματα με VHDL

# ΓΙΑ ΤΟ ΣΥΓΓΡΑΦΕΑ

Ο **Peter J. Ashenden** είναι Αναπληρωτής Καθηγητής στο Adelaide University και ιδρυτής της Ashenden Designs, μιας επιχείρησης παροχής συμβουλών με ειδίκευση στην αυτοματοποίηση ηλεκτρονικής σχεδίασης (EDA).

Από το 1990 έως το 2000, ο Δρ. Ashenden ήταν μέλος του διδακτικού προσωπικού του τμήματος Επιστήμης Υπολογιστών του Adelaide University. Ανέπτυξε προγράμματα σπουδών και δίδαξε μαθήματα σε πολλούς τομείς, τόσο στο τμήμα Επιστήμης Υπολογιστών όσο και στο τμήμα Ηλεκτρολόγων και Ηλεκτρονικών Μηχανικών. Στα θέματα που δίδαξε περιλαμβάνονταν η οργάνωση υπολογιστών, η αρχιτεκτονική υπολογιστών, η ψηφιακή λογική σχεδίαση, ο προγραμματισμός και οι αλγόριθμοι, σε όλα τα επίπεδα από προπτυχιακά έως και μεταπτυχιακά προγράμματα σπουδών. Συμμετείχε, επίσης, ενεργά σε διοικητικά ακαδημαϊκά ζητήματα σε πολλά επίπεδα στο πανεπιστήμιο.

Το 2000, ο Δρ. Ashenden ίδρυσε την εταιρεία Ashenden Designs. Οι υπηρεσίες του περιλαμβάνουν την ανάπτυξη και τη μεταφορά εκπαίδευσης, την παροχή συμβουλών για τη μεθοδολογία σχεδίασης, την έρευνα στην τεχνολογία εργαλείων EDA, την ανάπτυξη γλωσσών σχεδίασης, και τη συγγραφή προτύπων. Στους πελάτες του συμπεριλαμβάνονται βιομηχανικοί και κυβερνητικοί οργανισμοί των Ηνωμένων Πολιτειών, της Ευρώπης και της Νοτιοανατολικής Ασίας.

Από το 1992, ο Δρ. Ashenden έχει συμμετάσχει σε επιτροπές προτύπων του IEEE για την VHDL, και εξακολουθεί να διαδραματίζει σημαντικό ρόλο στη συνεχιζόμενη ανάπτυξη της γλώσσας. Από το 2003 έως το 2005, ήταν Πρόεδρος της Επιτροπής Προτύπων του IEEE για την Αυτοματοποίηση της Σχεδίασης (Design Automation Standards Committee), η οποία επιβλέπει την ανάπτυξη όλων των προτύπων του IEEE στην περιοχή της EDA. Σήμερα, είναι Τεχνικός Επιμελητής των προτύπων για την VHDL, την VHDL-AMS, και τη γλώσσα προδιαγραφών Rosetta.

Εκτός από τις ερευνητικές του δημοσιεύσεις, ο Δρ. Ashenden είναι συγγραφέας των βιβλίων *The Designer's Guide to VHDL* και *The Student's Guide to VHDL*, και συν-συγγραφέας των βιβλίων *The System Designer's Guide to VHSL-AMS* και *VHDL-2007: Just the New Stuff*. Τα βιβλία για την VHDL θεωρούνται εξαιρετικά και αναφέρονται ως τα βιβλία με τη μεγαλύτερη εκδοτική επιτυχία στο αντικείμενο. Από το 2000 έως το 2004, ήταν Συν-Επιμελητής των Σειρών Systems on Silicon του εκδοτικού οίκου Morgan Kaufmann, και από το 2001 έως το 2004 ήταν μέλος της Συντακτικής Επιτροπής του περιοδικού *IEEE Design and Test of Computers*.

Ο Δρ. Ashenden είναι Senior Member των IEEE και IEEE Computer Society. Είναι, επίσης, θελοντής Ανώτερος Πυροσβέστης για 12 χρόνια υπό τις οδηγίες της Πυροσβεστικής Υπηρεσίας της Νότιας Αυστραλίας.

# Ψηφιακή Σχεδίαση Ενσωματωμένα Συστήματα με VHDL

PETER J. ASHENDEN

*Adjunct Associate Professor  
School of Computer Science  
University of Adelaide*

**Επιστημονική Επιμέλεια - Μετάφραση**  
Μ. Ψαράκης, Ν. Κρανίτης, Δ. Γκιζόπουλος

**Στοιχεία πρωτοτύπου**

Digital Design

An Embedded Systems Approach Using VHDL

Publisher: Morgan Kaufmann Publishers is an imprint of Elsevier.

© 2008 by Elsevier Inc.

Έκδοση 1η, Copyright © 2010

ISBN 978-960-6759-50-5



**ΕΚΔΟΣΕΙΣ ΝΕΩΝ ΤΕΧΝΟΛΟΓΙΩΝ**

**Στουρνάρη 49<sup>Α</sup>, 106 82 Αθήνα**

**Τηλ.: 210 38.45.594, Fax: 210 38.08.009**

**URL: [www.newtech-publications.gr](http://www.newtech-publications.gr)**

**email: [contact@www.newtech-publications.gr](mailto:contact@www.newtech-publications.gr)**

**Σελιδοποίηση:** Γιώργος Σκούφος

Απαγορεύεται η με οποιονδήποτε τρόπο ανατύπωση, καταχώρηση σε σύστημα αποθήκευσης και επανάκτησης ή μετάδοση με κάθε μορφή και μέσο (ηλεκτρονικό, μηχανικό, φωτοαντογραφικό κ.λπ.) του συνόλου ή μέρους του βιβλίου αυτού, χωρίς την έγγραφη άδεια του εκδότη.

*Στην κόρη μου, Eleanor*

— ΡΑ





# ΠΕΡΙΕΧΟΜΕΝΑ

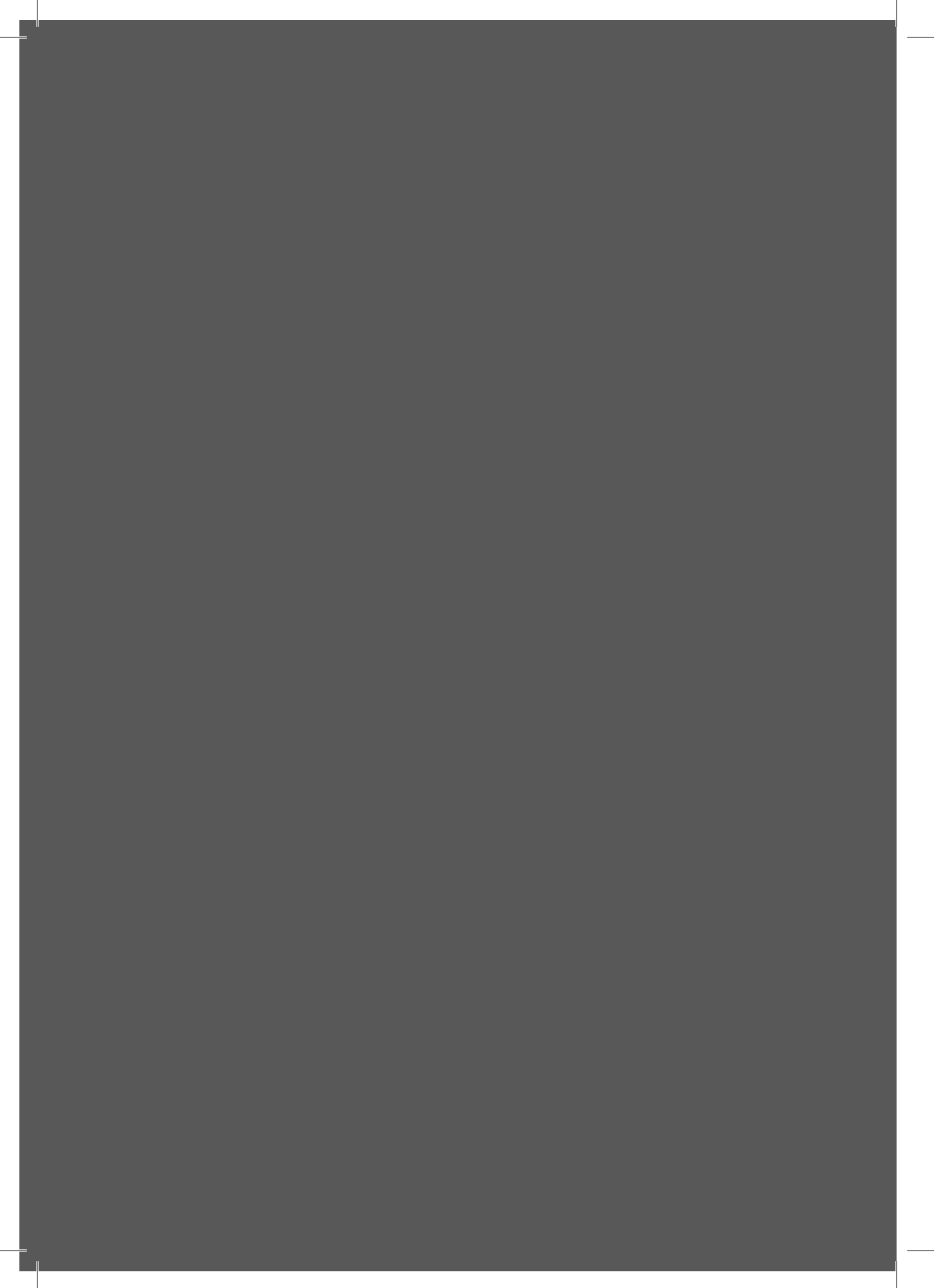
Πρόλογος .....	xv
ΚΕΦΑΛΑΙΟ 1 Εισαγωγή και Μεθοδολογία .....	1
1.1 Ψηφιακά Συστήματα και Ενσωματωμένα Συστήματα .....	1
1.2 Δυναδική Αναπαράσταση και Στοιχεία Κυκλώματος .....	4
1.3 Πραγματικά Κυκλώματα .....	9
1.3.1 Ολοκληρωμένα Κυκλώματα.....	10
1.3.2 Επίπεδα Λογικής.....	11
1.3.3 Επίπεδα Στατικού Φορτίου .....	13
1.3.4 Χωρητικό Φορτίο και Καθυστέρηση Διάδοσης.....	15
1.3.5 Καθυστέρηση Αγωγών.....	17
1.3.6 Ακολουθιακός Χρονισμός .....	18
1.3.7 Ισχύς .....	19
1.3.8 Επιφάνεια και Συσκευασία.....	19
1.4 Μοντέλα .....	21
1.5 Μεθοδολογία Σχεδίασης.....	28
1.5.1 Σχεδίαση Ενσωματωμένων Συστημάτων .....	33
1.6 Περίληψη Κεφαλαίου .....	36
1.7 Πρόσθετες Βιβλιογραφικές Πηγές.....	37
Ασκήσεις .....	38
ΚΕΦΑΛΑΙΟ 2 Τα Βασικά της Συνδυαστικής Λογικής .....	41
2.1 Συναρτήσεις και Άλγεβρα Boole .....	41
2.1.1 Λογικές Συναρτήσεις.....	41
2.1.2 Άλγεβρα Boole .....	50
2.1.3 Μοντέλα VHDL των Λογικών Εξισώσεων.....	53
2.2 Δυναδική Κωδικοποίηση.....	57
2.2.1 Χρήση Διανυσμάτων για Δυναδικούς Κώδικες.....	59
2.2.2 Σφάλματα Bit .....	61
2.3 Συνδυαστικά Στοιχεία και Κυκλώματα .....	65
2.3.1 Αποκωδικοποιητές και Κωδικοποιητές.....	65
2.3.2 Πολυπλέκτες.....	72
2.3.3 Λογική Χαμηλού Ενεργού.....	75
2.4 Επαλήθευση Συνδυαστικών Κυκλωμάτων.....	78
2.5 Περίληψη Κεφαλαίου .....	85
2.6 Πρόσθετες Βιβλιογραφικές Πηγές.....	86
Ασκήσεις .....	87

ΚΕΦΑΛΑΙΟ 3 Τα Βασικά της Αριθμητικής .....	91
3.1 Απρόσημοι Ακέραιοι .....	91
3.1.1 Κωδικοποίηση Απρόσημων Ακεραίων .....	91
3.1.2 Λειτουργίες Απρόσημων Ακεραίων .....	96
3.1.3 Κώδικες Gray .....	121
3.2 Προσημασμένοι Ακέραιοι .....	122
3.2.1 Κωδικοποίηση Προσημασμένων Ακεραίων .....	124
3.2.2 Λειτουργίες Προσημασμένων Ακεραίων .....	128
3.3 Αριθμοί Σταθερής Υποδιαστολής .....	137
3.3.1 Κωδικοποίηση Αριθμών Σταθερής Υποδιαστολής .....	137
3.3.2 Λειτουργίες σε Αριθμούς Σταθερής Υποδιαστολής .....	141
3.4 Αριθμοί Κινητής Υποδιαστολής .....	144
3.4.1 Κωδικοποίηση Αριθμών Κινητής Υποδιαστολής .....	144
3.4.2 Αναπαράσταση Κινητής Υποδιαστολής στην VHDL .....	148
3.5 Περίληψη Κεφαλαίου .....	151
3.6 Πρόσθετες Βιβλιογραφικές Πηγές .....	152
Ασκήσεις .....	153
ΚΕΦΑΛΑΙΟ 4 Τα Βασικά της Ακολουθιακής Λογικής .....	161
4.1 Στοιχεία Αποθήκευσης .....	161
4.1.1 Flip-flop και Καταχωρητές .....	161
4.1.2 Καταχωρητές Ολίσθησης .....	173
4.1.3 Μανδαλωτές .....	175
4.2 Μετρητές .....	181
4.3 Διαδρομές Δεδομένων και Έλεγχος στα Ακολουθιακά Κυκλώματα .....	190
4.3.1 Μηχανές Περασμένων Καταστάσεων .....	195
4.4 Μεθοδολογία Σύγχρονου Χρονισμού με Ρολόι .....	203
4.4.1 Ασύγχρονες Είσοδοι .....	209
4.4.2 Επαλήθευση των Ακολουθιακών Κυκλωμάτων .....	214
4.4.3 Μεθοδολογίες Ασύγχρονου Χρονισμού .....	218
4.5 Περίληψη Κεφαλαίου .....	221
4.6 Πρόσθετες Βιβλιογραφικές Πηγές .....	223
Ασκήσεις .....	223
ΚΕΦΑΛΑΙΟ 5 Μνήμες .....	229
5.1 Γενικές Έννοιες .....	229
5.2 Τύποι Μνήμης .....	238
5.2.1 Ασύγχρονες Στατικές RAM .....	238
5.2.2 Σύγχρονες Στατικές RAM .....	240
5.2.3 Μνήμες Πολλαπλών Θυρών .....	248
5.2.4 Δυναμική RAM .....	254
5.2.5 Μνήμες Μόνο για Ανάγνωση .....	256
5.3 Ανίχνευση και Διόρθωση Σφαλμάτων .....	260
5.4 Περίληψη Κεφαλαίου .....	265

5.5	Πρόσθετες Βιβλιογραφικές Πηγές.....	266
	Ασκήσεις .....	267
ΚΕΦΑΛΑΙΟ 6 Τεχνολογίες Υλοποίησης .....		271
6.1	Ολοκληρωμένα Κυκλώματα.....	271
	6.1.1 Κατασκευή Ολοκληρωμένου Κυκλώματος.....	272
	6.1.2 Οικογένειες Λογικής SSI και MSI.....	275
	6.1.3 Ολοκληρωμένα Κυκλώματα Εξειδικευμένα για Εφαρμογές (ASIC) .....	279
6.2	Προγραμματιζόμενες Διατάξεις Λογικής (PLD) .....	281
	6.2.1 Προγραμματιζόμενη Λογική Πίνακα (PAL).....	281
	6.2.2 Σύνθετες Προγραμματιζόμενες Διατάξεις Λογικής (CPLD) .....	286
	6.2.3 Επιτόπου Προγραμματιζόμενοι Πίνακες Πυλών (FPGA) .....	287
6.3	Συσκευασία και Πλακέτες Κυκλωμάτων .....	293
6.4	Διασύνδεση και Ακεραιότητα Σήματος.....	297
	6.4.1 Διαφορική Σηματοδοσία.....	301
6.5	Περίληψη Κεφαλαίου .....	303
6.6	Πρόσθετες Βιβλιογραφικές Πηγές.....	304
	Ασκήσεις .....	305
ΚΕΦΑΛΑΙΟ 7 Τα Βασικά του Επεξεργαστή .....		307
7.1	Οργάνωση Ενσωματωμένων Υπολογιστών.....	307
	7.1.1 Μικροελεγκτές και Πυρήνες Επεξεργαστών .....	309
7.2	Εντολές και Δεδομένα .....	311
	7.2.1 Το Σύνολο Εντολών του Gumnut .....	313
	7.2.2 Ο Συμβολομεταφραστής του Gumnut.....	323
	7.2.3 Κωδικοποίηση Εντολών.....	325
	7.2.4 Σύνολα Εντολών Άλλων CPU.....	326
7.3	Διασύνδεση με τη Μνήμη.....	328
	7.3.1 Κρυφή Μνήμη .....	335
7.4	Περίληψη Κεφαλαίου .....	338
7.5	Πρόσθετες Βιβλιογραφικές Πηγές.....	338
	Ασκήσεις .....	339
ΚΕΦΑΛΑΙΟ 8 Διασύνδεση Εισόδου/Εξόδου.....		343
8.1	Συσκευές Εισόδου/Εξόδου .....	343
	8.1.1 Συσκευές Εισόδου.....	344
	8.1.2 Συσκευές Εξόδου.....	350
8.2	Ελεγκτές Εισόδου/Εξόδου .....	360
	8.2.1 Απλοί Ελεγκτές Εισόδου/Εξόδου.....	360
	8.2.2 Αυτόνομοι Ελεγκτές Εισόδου/Εξόδου .....	365
8.3	Παράλληλοι Δίαυλοι .....	368
	8.3.1 Δίαυλοι με Πολυπλέκτες.....	369
	8.3.2 Δίαυλοι Τριών Καταστάσεων.....	373
	8.3.3 Δίαυλοι Ανοικτής Υποδοχής.....	379

8.3.4	<i>Πρωτόκολλα Διαύλου</i> .....	381
8.4	Σειριακή Μετάδοση.....	384
8.4.1	<i>Τεχνικές Σειριακής Μετάδοσης</i> .....	385
8.4.2	<i>Πρότυπα Σειριακής Διασύνδεσης</i> .....	389
8.5	Λογισμικό Εισόδου/Εξόδου.....	392
8.5.1	<i>Περιόδωση</i> .....	392
8.5.2	<i>Διακοπές</i> .....	394
8.5.3	<i>Χρονομετρητές</i> .....	399
8.6	Περίληψη Κεφαλαίου.....	406
8.7	Πρόσθετες Βιβλιογραφικές Πηγές.....	407
	Ασκήσεις.....	408
ΚΕΦΑΛΑΙΟ 9 Επιταχυντές.....		413
9.1	Γενικές Έννοιες.....	413
9.2	Εφαρμογή: Ανίχνευση Ακμών Βίντεο.....	420
9.3	Επαλήθευση ενός Επιταχυντή.....	443
9.4	Περίληψη Κεφαλαίου.....	454
9.5	Πρόσθετες Βιβλιογραφικές Πηγές.....	455
	Ασκήσεις.....	455
ΚΕΦΑΛΑΙΟ 10 Μεθοδολογία Σχεδίασης.....		459
10.1	Ροή Σχεδίασης.....	459
10.1.1	<i>Διερεύνηση της Αρχιτεκτονικής</i> .....	461
10.1.2	<i>Λειτουργική Σχεδίαση</i> .....	464
10.1.3	<i>Λειτουργική Επαλήθευση</i> .....	467
10.1.4	<i>Σύνθεση</i> .....	472
10.1.5	<i>Φυσική Σχεδίαση</i> .....	475
10.2	Βελτιστοποίηση της Σχεδίασης.....	479
10.2.1	<i>Βελτιστοποίηση Επιφάνειας</i> .....	479
10.2.2	<i>Βελτιστοποίηση Χρονισμού</i> .....	481
10.2.3	<i>Βελτιστοποίηση Ισχύος</i> .....	486
10.3	Σχεδίαση για Δοκιμή.....	490
10.3.1	<i>Μοντέλα Ελαττωμάτων και Προσομοίωση Ελαττωμάτων</i> .....	491
10.3.2	<i>Σχεδίαση Σάρωσης και Περιφερειακή Σάρωση</i> .....	493
10.3.3	<i>Ενσωματωμένη Αυτοδοκιμή (BIST)</i> .....	497
10.4	Μη Τεχνικά Θέματα.....	501
10.5	Συμπεράσματα.....	503
10.6	Περίληψη Κεφαλαίου.....	506
10.7	Πρόσθετες Βιβλιογραφικές Πηγές.....	507
ΠΑΡΑΡΤΗΜΑ Α Απαντήσεις στα Κουίζ Γνώσεων.....		511
ΠΑΡΑΡΤΗΜΑ Β Εισαγωγή στα Ηλεκτρονικά Κυκλώματα.....		541
B.1	Στοιχεία.....	541

<i>B.1.1</i>	<i>Πηγές Τάσης</i> .....	542
<i>B.1.2</i>	<i>Αντιστάσεις</i> .....	542
<i>B.1.3</i>	<i>Πυκνωτές</i> .....	543
<i>B.1.4</i>	<i>Πηνία Αυτεπαγωγής</i> .....	544
<i>B.1.5</i>	<i>MOSFETs</i> .....	545
<i>B.1.6</i>	<i>Δίοδοι</i> .....	546
<i>B.1.7</i>	<i>Διπολικά Τρανζίστορ</i> .....	547
B.2	Κυκλώματα.....	548
<i>B.2.1</i>	<i>Νόμοι του Kirchhoff</i> .....	549
<i>B.2.2</i>	<i>R, C, και L σε Σειρά και Παράλληλα</i> .....	549
<i>B.2.3</i>	<i>Κυκλώματα RC</i> .....	551
<i>B.2.4</i>	<i>Κυκλώματα RLC</i> .....	554
B.3	Πρόσθετες Βιβλιογραφικές Πηγές .....	556
ΠΑΡΑΡΤΗΜΑ Γ VHDL για Σύνθεση.....		557
Γ.1	Τύποι Δεδομένων και Λειτουργίες.....	557
Γ.2	Συνδυαστικές Συναρτήσεις.....	558
Γ.3	Ακολουθιακά Κυκλώματα .....	563
<i>Γ.3.1</i>	<i>Μηχανές Πεπερασμένων Καταστάσεων</i> .....	567
Γ.4	Μνήμες .....	569
ΠΑΡΑΡΤΗΜΑ Δ Ο Πυρήνας του Μικροελεγκτή Gumnut .....		573
Δ.1	Το Σύνολο Εντολών του Gumnut .....	573
<i>Δ.1.1</i>	<i>Αριθμητικές και Λογικές Εντολές</i> .....	573
<i>Δ.1.2</i>	<i>Εντολές Ολίσθησης</i> .....	577
<i>Δ.1.3</i>	<i>Εντολές Προσπέλασης Μνήμης και Εισόδου/Εξόδου</i> .....	578
<i>Δ.1.4</i>	<i>Εντολές Διακλάδωσης</i> .....	578
<i>Δ.1.5</i>	<i>Εντολές Άλματος</i> .....	579
<i>Δ.1.6</i>	<i>Διάφορες Άλλες Εντολές</i> .....	580
Δ.2	Η Διασύνδεση Διαύλου του Gumnut .....	580
Ευρετήριο .....		581



# ΠΡΟΛΟΓΟΣ

## ΠΡΟΣΕΓΓΙΣΗ

Αυτό το βιβλίο παρέχει τα θεμέλια της ψηφιακής σχεδίασης σε φοιτητές τμημάτων μηχανικών υπολογιστών, ηλεκτρολόγων μηχανικών, πληροφορικής και επιστήμης υπολογιστών. Αντιμετωπίζει την ψηφιακή σχεδίαση ως μια δραστηριότητα στο πλαίσιο της σχεδίασης μεγαλύτερων συστημάτων. Αντί να εστιάζει στη σχεδίαση σε επίπεδο πυλών και σε πτυχές της ψηφιακής σχεδίασης που η σχέση τους με τη σχεδίαση στον πραγματικό κόσμο μειώνεται συνεχώς, το βιβλίο επικεντρώνεται σε σύγχρονες και εξελισσόμενες γνώσεις και σχεδιαστικές δεξιότητες.

Οι περισσότερες σύγχρονες πρακτικές ψηφιακής σχεδίασης περιλαμβάνουν τη σχεδίαση ενσωματωμένων συστημάτων, χρησιμοποιώντας απλούς μικροελεγκτές, μεγαλύτερες CPU/DSP, και σκληρούς ή εύπλαστους πυρήνες επεξεργαστών. Οι σχεδιάσεις περιλαμβάνουν τη διασύνδεση του επεξεργαστή ή των επεξεργαστών με τη μνήμη, τις συσκευές εισόδου/εξόδου και τις διασυνδέσεις επικοινωνίας, και την ανάπτυξη επιταχυντών για λειτουργίες που έχουν μεγάλες υπολογιστικές απαιτήσεις όταν εκτελούνται από τους επεξεργαστές. Οι τεχνολογίες που στοχεύουν οι σχεδιάσεις περιλαμβάνουν ASIC, FPGA, PLD και PCB. Αυτό είναι μια σημαντική αλλαγή σε σχέση με παλιότερα στυλ σχεδίασης, τα οποία εμπειρείχαν χρήση κυκλωμάτων μικρής κλίμακας ολοκλήρωσης (SSI) και μεσαίας κλίμακας ολοκλήρωσης (MSI). Σε τέτοια συστήματα, ο πρωταρχικός στόχος της σχεδίασης ήταν να ελαχιστοποιήσουμε τον αριθμό των πυλών ή τον αριθμό των συσκευασμένων ολοκληρωμένων κυκλωμάτων. Δεδομένου ότι οι επεξεργαστές είχαν χαμηλότερη απόδοση και οι μνήμες είχαν περιορισμένη χωρητικότητα, το μεγαλύτερο τμήμα της λειτουργικότητας του συστήματος υλοποιούνταν στο υλικό.

Ενώ οι σχεδιαστικές πρακτικές και το πλαίσιο της σχεδίασης έχουν εξελιχθεί, πολλά διδακτικά βιβλία δεν έχουν ακολουθήσει τις εξελίξεις. Εξακολουθούν να προτείνουν πρακτικές που είναι σε μεγάλο βαθμό ξεπερασμένες ή που έχουν ενσωματωθεί στα εργαλεία σχεδίασης με τη βοήθεια υπολογιστή (Computer-Aided Design – CAD). Παραλείπουν πολλά από τα σημαντικά ζητήματα που απασχολούν τους σύγχρονους σχεδιαστές. Αυτό το βιβλίο καταπιάνεται με αυτήν την παράλειψη χρησιμοποιώντας μια προσέγγιση που ενσωματώνει σύγχρονες σχεδιαστικές πρακτικές. Το βιβλίο παρουσιάζει την άποψη ότι η ψηφιακή λογική είναι μια βασική αφαίρεση (abstraction) πάνω σε αναλογικά ηλεκτρονικά κυκλώματα. Όπως οποιαδήποτε αφαίρεση, έτσι και η ψηφιακή αφαίρεση στηρίζεται σε υποθέσεις και περιορισμούς που θα πρέπει να ικανοποιηθούν. Επομένως, το βιβλίο περιλαμβάνει μια συζήτηση για τις ηλεκτρικές και χρονικές ιδιότητες των κυκλωμάτων, που μας βοηθάει να κατανοήσουμε πώς αυτές επηρεάζουν τη σχεδίαση στα υψηλότερα επίπεδα αφαίρεσης. Επίσης, το βιβλίο διδάσκει μια μεθοδολογία που βασίζεται στη χρήση της αφαίρεσης για να διαχειριστεί την πολυπλοκότητα, μαζί με αρχές και μεθόδους ώστε να κάνει κανείς τους απαραίτητους συμβιβασμούς στη σχεδίαση. Αυτά τα πνευματικά εργαλεία επιτρέπουν στους φοιτητές να παρακολουθούν τη σχεδιαστική πρακτική, όπως αυτή εξελίσσεται, μετά την αποφοίτησή τους.

Ίσως η πιο αξιοσημείωτη διαφορά μεταξύ αυτού του βιβλίου και των προκατόχων του

είναι η παράλειψη του υλικού που αφορά τους χάρτες Karnaugh και των σχετικών τεχνικών βελτιστοποίησης της λογικής. Κάποιοι κριτές του χειρόγραφου υποστήριξαν ότι αυτές οι τεχνικές έχουν ακόμα αξία και παρέχουν τα απαραίτητα θεμέλια για τους φοιτητές που μαθαίνουν ψηφιακή σχεδίαση. Ασφαλώς, είναι σημαντικό για τους φοιτητές να κατανοήσουν ότι μια δεδομένη συνάρτηση μπορεί να υλοποιηθεί από μια ποικιλία ισοδύναμων κυκλωμάτων, και ότι οι διαφορετικές υλοποιήσεις μπορεί να είναι λίγο-πολύ βέλτιστες κάτω από διαφορετικούς περιορισμούς. Αυτό το βιβλίο επιλέγει την προσέγγιση της παρουσίασης της άλγεβρας Boole ως τη βάση για το μετασχηματισμό κυκλωμάτων σε επίπεδο πύλης, αλλά αφήνει τις λεπτομέρειες των αλγορίθμων βελτιστοποίησης για τα εργαλεία CAD. Η πολυπλοκότητα των σύγχρονων συστημάτων καθιστά πιο σημαντικό το να ανεβάσουμε ψηλότερα το επίπεδο αφαίρεσης στο οποίο εργαζόμαστε και να εισάγουμε τα ενσωματωμένα συστήματα νωρίτερα στο πρόγραμμα σπουδών. Τα εργαλεία CAD κάνουν πολύ καλύτερη δουλειά στη βελτιστοποίηση σε επίπεδο πύλης από ότι μπορούμε να κάνουμε εμείς με το χέρι, χρησιμοποιώντας προηγμένους αλγορίθμους για να ικανοποιήσουν τους σχετικούς περιορισμούς. Τεχνικές, όπως οι χάρτες Karnaugh, είναι όντως χρήσιμες σε κάποιες περιπτώσεις, όπως για παράδειγμα, στη σχεδίαση εξειδικευμένων λογικών κυκλωμάτων χωρίς κινδύνους (hazards). Άρα, οι φοιτητές μπορούν να αναβάλουν την εκμάθηση των χαρτών Karnaugh μέχρι να παρακολουθήσουν ένα πιο προηγμένο μάθημα σε VLSI, ή ακόμη, μέχρι να τους συναντήσουν στην πράξη στη βιομηχανία. Μια αναζήτηση στο διαδίκτυο θα αποκαλύψει πολλές πηγές που περιγράφουν αυτές τις τεχνικές με λεπτομέρεια, συμπεριλαμβανομένου ενός εξαιρετικού άρθρου στο Wikipedia.

Η προσέγγιση που ακολουθεί αυτό το βιβλίο το καθιστά σχετικό για μαθήματα σε τμήματα Πληροφορικής και Επιστήμης Υπολογιστών, όπως επίσης και σε τμήματα Μηχανικών Υπολογιστών και Ηλεκτρολόγων Μηχανικών. Αντιμετωπίζοντας την ψηφιακή σχεδίαση ως μέρος της σχεδίασης ενσωματωμένων συστημάτων, το βιβλίο παρέχει στους φοιτητές της πληροφορικής και της επιστήμης των υπολογιστών την κατανόηση του υλικού που απαιτείται για να αναλύσουν και να σχεδιάσουν συστήματα που περιλαμβάνουν τόσο στοιχεία υλικού όσο και λογισμικού. Οι αρχές της αφαίρεσης και της διαχείρισης της πολυπλοκότητας με χρήση της αφαίρεσης που παρουσιάζονται σε αυτό το βιβλίο είναι ίδιες με αυτές που διέπουν ένα μεγάλο μέρος της επιστήμης των υπολογιστών και της τεχνολογίας λογισμικού.

Η σύγχρονη πρακτική ψηφιακής σχεδίασης στηρίζεται σε μεγάλο βαθμό σε μοντέλα που έχουν περιγραφεί σε γλώσσες περιγραφής υλικού (HDL), όπως η Verilog και η VHDL. Τα μοντέλα HDL χρησιμοποιούνται για εισαγωγή της σχεδίασης στο επίπεδο αφαίρεσης συμπεριφοράς και για εκλεπτύνσεις της σχεδίασης στο επίπεδο μεταφοράς καταχωρητή. Τα εργαλεία σύνθεσης παράγουν μοντέλα HDL σε επίπεδο πύλης για επαλήθευση χαμηλού επιπέδου. Οι σχεδιαστές, επίσης, περιγράφουν περιβάλλοντα επαλήθευσης σε γλώσσες περιγραφής υλικού. Αυτό το βιβλίο δίνει έμφαση στη σχεδίαση και την επαλήθευση με χρήση HDL σε όλα τα επίπεδα αφαίρεσης. Η παρούσα έκδοση χρησιμοποιεί για αυτόν το σκοπό την VHDL. Μια δεύτερη έκδοση, η *Digital Design: An Embedded Systems Approach Using Verilog*, χρησιμοποιεί για τον ίδιο σκοπό την Verilog.

## ΓΕΝΙΚΑ

Για όσους ασχολούνται με τη μουσική, η οργάνωση αυτού του βιβλίου μπορεί να παρομοιαστεί με μια όπερα σε δύο πράξεις, πλήρης με ουβερτούρα, ιντερμέτζο, και φινάλε.



Το Κεφάλαιο 1 αποτελεί την ουβερτούρα, εισάγοντας τα θέματα που πρόκειται να ακολουθήσει στο υπόλοιπο του έργου. Ξεκινά με μια συζήτηση για τις βασικές ιδέες της ψηφιακής αφαίρεσης, και εισάγει τα βασικά στοιχεία των ψηφιακών κυκλωμάτων. Έπειτα, δείχνει με ποιον τρόπο διάφορες μη ιδανικές συμπεριφορές των στοιχείων εισάγουν περιορισμούς σε αυτά που μπορούμε να σχεδιάσουμε. Το κεφάλαιο ολοκληρώνεται με μια συζήτηση για μια συστηματική διαδικασία σχεδίασης, που βασίζεται σε μοντέλα που έχουν περιγραφεί σε μια γλώσσα περιγραφής υλικού.

Η Πράξη I της όπερας περιλαμβάνει τα Κεφάλαια 2 έως 5. Σε αυτήν την πράξη, αναπτύσσουμε τα θέματα της βασικής ψηφιακής σχεδίασης με περισσότερη λεπτομέρεια.

Το Κεφάλαιο 2 εστιάζει στα συνδυαστικά κυκλώματα, ξεκινώντας με την άλγεβρα Boole ως το θεωρητικό θεμέλιο και προχωρώντας στη δυαδική κωδικοποίηση της πληροφορίας. Έπειτα, το κεφάλαιο κάνει μια επισκόπηση όλων των συστατικών στοιχείων που μπορούν να χρησιμοποιηθούν ως δομικά μπλοκ σε μεγαλύτερα συνδυαστικά κυκλώματα, προτού επιστρέψει στη μεθοδολογία σχεδίασης για να συζητήσει την επαλήθευση των συνδυαστικών κυκλωμάτων.

Το Κεφάλαιο 3 επεκτείνεται σε κάποιες λεπτομέρειες που αφορούν τα συνδυαστικά κυκλώματα που χρησιμοποιούνται για την επεξεργασία αριθμητικής πληροφορίας. Εξετάζει διάφορους δυαδικούς κώδικες για απρόσημους ακεραίους, προσημασμένους ακεραίους, κλάσματα σταθερής υποδιαστολής, και πραγματικούς αριθμούς κινητής υποδιαστολής. Για κάθε είδος κώδικα, το κεφάλαιο περιγράφει πώς μπορούν να εκτελεστούν κάποιες αριθμητικές λειτουργίες και μελετά συνδυαστικά κυκλώματα που υλοποιούν τις αριθμητικές λειτουργίες.

Το Κεφάλαιο 4 εισάγει ένα κεντρικό θέμα της ψηφιακής σχεδίασης, τα ακολουθιακά κυκλώματα. Το κεφάλαιο εξετάζει αρκετά ακολουθιακά στοιχεία κυκλώματος που χρησιμοποιούνται για αποθήκευση πληροφορίας και καταμέτρηση συμβάντων. Έπειτα, περιγράφει την έννοια της διαδρομής δεδομένων και του τμήματος ελέγχου, και ακολουθεί η περιγραφή μιας μεθοδολογίας σύγχρονου χρονισμού με ρολόι.

Το Κεφάλαιο 5 ολοκληρώνει την Πράξη I, περιγράφοντας τη χρήση των μνημών για την αποθήκευση πληροφορίας. Ξεκινάει εισάγοντας τις γενικές έννοιες που είναι κοινές σε όλα τα είδη μνήμης ημιαγωγών, και, έπειτα, εστιάζει στα ιδιαίτερα χαρακτηριστικά κάθε τύπου, συμπεριλαμβανομένων των μνημών SRAM, DRAM, ROM και flash. Το κεφάλαιο ολοκληρώνεται με μια συζήτηση για τεχνικές που αντιμετωπίζουν την εμφάνιση σφαλμάτων στα αποθηκευμένα δεδομένα.

Το ιντερμέτζο, το Κεφάλαιο 6, απομακρύνεται από τη λειτουργική σχεδίαση και πηγαίνει προς τη φυσική σχεδίαση και τις τεχνολογίες υλοποίησης που χρησιμοποιούνται στα ψηφιακά συστήματα. Το κεφάλαιο περιγράφει μια σειρά από ολοκληρωμένα κυκλώματα που χρησιμοποιούνται στα ψηφιακά συστήματα, συμπεριλαμβανομένων των ASIC, των FPGA και άλλων PLD. Το κεφάλαιο, επίσης, συζητάει μερικά από τα φυσικά και ηλεκτρικά χαρακτηριστικά των τεχνολογιών υλοποίησης που θέτουν περιορισμούς στις σχεδιάσεις.

Η Πράξη II της όπερας, που περιλαμβάνει τα Κεφάλαια 7 έως 9, αναπτύσσει το θέμα των ενσωματωμένων συστημάτων.

Το Κεφάλαιο 7 εισάγει τα είδη των επεξεργαστών που χρησιμοποιούνται σε ενσωματωμένα συστήματα και δίνει παραδείγματα των εντολών που συνθέτουν τα προγράμματα ενσωματωμένου λογισμικού. Το κεφάλαιο, επίσης, περιγράφει τον τρόπο με τον οποίο οι εντολές και τα δεδομένα κωδικοποιούνται δυαδικά και αποθηκεύονται στη μνήμη και εξετάζει τρόπους σύνδεσης του επεξεργαστή με συστατικά στοιχεία μνήμης.

Το Κεφάλαιο 8 αναπτύσσει διεξοδικά την έννοια των ελεγκτών εισόδου/εξόδου που συνδέουν ένα ενσωματωμένο υπολογιστικό σύστημα με συσκευές που ανιχνεύουν και επηρεάζουν φυσικές ιδιότητες του πραγματικού κόσμου. Περιγράφει ένα φάσμα από συσκευές που χρησιμοποιούνται σε ενσωματωμένους υπολογιστές και δείχνει πώς μπορούν να προσπελαστούν από έναν ενσωματωμένο επεξεργαστή και από το ενσωματωμένο λογισμικό.

Το Κεφάλαιο 9 περιγράφει επιταχυντές, δηλαδή, συστατικά στοιχεία που μπορούν να προστεθούν σε ενσωματωμένα συστήματα για να εκτελέσουν λειτουργίες ταχύτερα από ότι είναι δυνατόν με την εκτέλεση ενσωματωμένου λογισμικού σε έναν πυρήνα επεξεργαστή. Αυτό το κεφάλαιο χρησιμοποιεί ένα εκτεταμένο παράδειγμα για να εξηγήσει κάποια ζητήματα σχεδίασης των επιταχυντών, και να δείξει πώς ένας επιταχυντής αλληλεπιδρά με έναν ενσωματωμένο επεξεργαστή.

Στο φινάλε, το Κεφάλαιο 10, είναι μια κόντα που επιστρέφει στο θέμα της μεθοδολογίας σχεδίασης που είχε παρουσιαστεί στο Κεφάλαιο 1. Το κεφάλαιο περιγράφει λεπτομέρειες για τη ροή σχεδίασης και συζητάει τον τρόπο με τον οποίο κάποιες πλευρές της σχεδίασης μπορούν να βελτιστοποιηθούν ώστε να ικανοποιούν καλύτερα τους περιορισμούς. Επίσης, εισάγει την έννοια της σχεδίασης για δοκιμή (design for test), και δίνει μια γενική περιγραφή κάποιων εργαλείων και τεχνικών που αφορούν τη σχεδίαση για δοκιμή. Η όπερα ολοκληρώνεται με μια συζήτηση για το γενικότερο πλαίσιο μέσα στο οποίο σχεδιάζονται τα ψηφιακά συστήματα.

Μετά από την παράσταση μιας όπερας, υπάρχει πάντα μια ζωνρή συζήτηση στο φουαγιέ. Αυτό το βιβλίο περιέχει έναν αριθμό από παραρτήματα τα οποία αντιστοιχούν σε αυτήν την πτυχή της όπερας. Το Παράρτημα Α παρέχει δείγματα απαντήσεων για τις ερωτήσεις στις ενότητες Κουίζ Γνώσεων των βασικών κεφαλαίων. Το Παράρτημα Β παρέχει ένα σύντομο επιμορφωτικό υλικό για ηλεκτρονικά κυκλώματα. Το Παράρτημα Γ είναι μια σύνοψη του υποσυνόλου της VHDL που χρησιμοποιείται για τη σύνθεση των ψηφιακών κυκλωμάτων. Τέλος, το Παράρτημα Δ είναι μια αναφορά για το σύνολο εντολών του ενσωματωμένου επεξεργαστή Gumnut που χρησιμοποιήθηκε στα παραδείγματα των Κεφαλαίων 7 έως 9.

Για όσους δεν ασχολούνται με την κλασική μουσική, ζητώ συγγνώμη εάν τα προηγούμενα δεν ήταν μια χρήσιμη αναλογία. Μου ήρθε στο μυαλό μια αναλογία με τα πιάτα ενός εορταστικού γεύματος, αλλά μια πιθανή σύγχυση μεταξύ των αναγνωστών στα διαφορετικά μέρη του κόσμου για τους όρους ορεκτικό (appetizer), πρώτο πιάτο (entrée) και κυρίως πιάτο (main course) θα κάνει την αναλογία προβληματική. Ο αναγνώστης που ασχολείται με την γαστρονομία μπορεί ελεύθερα να βρει την αντιστοιχία σύμφωνα με τα τοπικά έθιμα.

## ΟΡΓΑΝΩΣΗ ΤΟΥ ΜΑΘΗΜΑΤΟΣ

Αυτό το βιβλίο καλύπτει τα θέματα που περιλαμβάνονται στην γνωστική περιοχή της Ψηφιακής Λογικής (Digital Logic) του Γνωστικού Οργανισμού της Τεχνολογίας των Υπολογιστών (Computer Engineering Body of Knowledge) που περιγράφεται στις κατευθυντήριες γραμμές των IEEE/ACM για τα Προγράμματα Προπτυχιακών Σπουδών για το δίπλωμα του Μηχανικού Υπολογιστών (IEEE/ACM *Curriculum Guidelines for Undergraduate Degree Programs in Computer Engineering*). Το βιβλίο είναι κατάλληλο για ένα μάθημα στο δεύτερο έτος σπουδών, υποθέτοντας μόνο ότι έχουν προηγηθεί εισαγωγικά μαθήματα στα ηλεκτρονικά κυκλώματα και στον προγραμματισμό υπολογιστών. Είναι κατανοητό για φοιτητές που παρακολουθούν εισαγωγικά αλλά και προχωρημένα μαθήματα για ενσωματωμένα συστήματα, οργάνωση υπολογιστών, VLSI και άλλα προηγμένα θέματα.

Για μια πλήρη ακολουθία στην ψηφιακή σχεδίαση, τα κεφάλαια του βιβλίου μπορούν να καλυφθούν με τη σειρά. Εναλλακτικά, μια συντομότερη ακολουθία θα μπορούσε να αντλήσει υλικό από το Κεφάλαιο 1 έως το Κεφάλαιο 6 συν το Κεφάλαιο 10. Μια τέτοια ακολουθία θα μπορούσε να αναβάλει τη μελέτη των Κεφαλαίων 7 έως 9 για ένα επόμενο μάθημα στη σχεδίαση ενσωματωμένων συστημάτων.

Για οποιαδήποτε ακολουθία από τις δύο, το υλικό σε αυτό το βιβλίο θα πρέπει να συμπληρωθεί με ένα βιβλίο αναφοράς για την γλώσσα VHDL. Το μάθημα θα πρέπει, επίσης, να περιλαμβάνει εργαστηριακές ασκήσεις, αφού η σχεδίαση στην πράξη είναι ο καλύτερος τρόπος να επικουρήσει κανείς τις αρχές που παρουσιάζονται στο βιβλίο.

## ΣΥΜΠΛΗΡΩΜΑΤΙΚΟ ΥΛΙΚΟ ΣΤΟ ΔΙΑΔΙΚΤΥΟ

Κανένα διδακτικό βιβλίο δεν μπορεί θεωρηθεί σήμερα ολοκληρωμένο χωρίς συμπληρωματικό υλικό σε έναν ιστότοπο. Για αυτό το βιβλίο, υπάρχουν διαθέσιμοι πόροι για φοιτητές και διδάσκοντες στον ιστότοπο:

[textbooks.elsevier.com/9780123695284](http://textbooks.elsevier.com/9780123695284)

- ▶ Για τους φοιτητές, ο ιστότοπος περιέχει:
- ▶ Πηγαίο κώδικα για όλα τα μοντέλα HDL των παραδειγμάτων του βιβλίου
- ▶ Διδακτικά βοηθήματα για τις γλώσσες περιγραφής υλικού VHDL και Verilog
- ▶ Ένα συμβολομεταφραστή για τον επεξεργαστή Gumnut που περιγράφεται στο Κεφάλαιο 7 και το Παράρτημα Δ
- ▶ Ένα σύνδεσμο διαδικτύου στο εργαλείο EDA για FPGA της Xilinx, ISE WebPack
- ▶ Ένα σύνδεσμο διαδικτύου στον προσομοιωτή VHDL και Verilog της Mentor Graphics Corporation, ModelSim Xilinx Edition III
- ▶ Ένα σύνδεσμο διαδικτύου σε μια έκδοση αξιολόγησης του εργαλείου σύνθεσης της Synplicity, Inc., Synplify Pro PFGA (βλέπε στην εσωτερική πλευρά του οπισθόφυλλου για περισσότερες πληροφορίες).
- ▶ Διδακτικά βοηθήματα για τη χρήση των εργαλείων EDA για σχεδιαστικά έργα

Για τους διδάσκοντες, ο ιστότοπος περιέχει μια προστατευμένη περιοχή με επιπρόσθετους πόρους:

- ▶ Ένα εγχειρίδιο για τον διδάσκοντα
- ▶ Προτεινόμενες εργαστηριακές ασκήσεις
- ▶ Σημειώσεις διαλέξεων
- ▶ Εικόνες από το κείμενο σε μορφή JPG και PPT

Οι διδάσκοντες καλούνται να συνεισφέρουν επιπλέον υλικό προς όφελος των συναδέλφων τους.

Παρά τις μεγάλες προσπάθειες όλων των εμπλεκομένων, δεν υπάρχει αμφιβολία ότι κάποια λάθη θα έχουν παρεισφρήσει κατά την διαδικασία ελέγχου και επιμέλειας της έκδοσης.

Μια λίστα με τα διαπιστωμένα λάθη θα είναι διαθέσιμη και θα ανανεώνεται στον ιστότοπο που αναφέραμε παραπάνω. Σε περίπτωση που έχετε εντοπίσει ένα τέτοιο λάθος, παρακαλώ να ελέγξετε εάν έχει προηγουμένως καταχωρηθεί. Εάν όχι, θα σας ήμουν ευγνώμων εάν με ειδοποιούσατε μέσω ηλεκτρονικού ταχυδρομείου στη διεύθυνση

[peter@ashenden.com.au](mailto:peter@ashenden.com.au)

Επίσης, θα χαιρόμουν πολύ να λάβω σχόλια για το βιβλίο και το συμπληρωματικό υλικό, που θα μπορούσαν να περιέχουν και προτάσεις για βελτίωση.

## ΕΥΧΑΡΙΣΤΙΕΣ

Αυτό το βιβλίο προέκυψε από μια μακροχρόνια επιθυμία μου να εισάγω μια πιο σύγχρονη προσέγγιση στη διδασκαλία της ψηφιακής σχεδίασης. Είμαι βαθύτατα ευγνώμων στους ανθρώπους του εκδοτικού οίκου Morgan Kaufmann Publishers για την υποστήριξη που μου πρόσφεραν για την πραγματοποίηση αυτού του στόχου, καθώς και για την καθοδήγηση και τις συμβουλές τους στη μορφοποίηση του βιβλίου. Θα ήθελα να ευχαριστήσω ιδιαίτερα την Denise Penrose, Εκδότη, τον Nate McFadden, Αναπτυξιακό Επιμελητή Έκδοσης και την Kim Honjo, Βοηθό Σύνταξης. Ευχαριστίες, επίσης, στην Dawnmarie Simpson της Elsevier για τη σχολαστική προσοχή της στη λεπτομέρεια και για το ότι κατάφερε να κάνει τη διαδικασία παραγωγής να δουλέψει ρολόι.

Το χειρόγραφο επωφελήθηκε από τα εκτενή σχόλια των Δρ. A. Bouridane, Queen's University Belfast, Καθηγητή Goeran Herrmann, Chemnitz University of Technology, Καθηγητή Donald Hung, San Jose State University, Καθηγητή Roland Ibbett, University of Edinburgh, Δρ. Andrey Koptyug, Mid Sweden University, Δρ. Grant Martin, Tensilica, Inc., Δρ. Gregory D. Peterson, University of Tennessee, Brian R. Prasky, IBM, Δρ. Gary Spivey, George Fox University, Δρ. Peixin Zhong, Michigan State University, και έναν ανώνυμο κριτή από το Rensselaer Polytechnic Institute. Επίσης, ο διακεκριμένος συνάδελφος μου Jim Lewis της SynthWorks Design, Inc., παρείχε τεχνικά σχόλια για τον κώδικα VHDL και το σχετικό κείμενο. Σε όλους αυτούς, τις ειλικρινείς μου ευχαριστίες για τη συνεισφορά τους. Η τεράστια βελτίωση στο τελικό κείμενο σε σύγκριση με το πρώτο μου προσχέδιο οφείλεται στις προσπάθειές τους.

Το βιβλίο και το σχετικό διδακτικό υλικό επωφελείται, επίσης, από τη δοκιμή στο πεδίο: σε μορφή άλφα από εμένα στο University of Adelaide και από τον Δρ. Monte Tull στο University of Oklahoma, και σε μορφή βήτα από τον James Sterbenz στο University of Kansas. Ευχαριστώ αυτούς και τους μαθητές τους, για την υπομονή που έδειξαν με τα λάθη και για τα πολύτιμα σχόλιά τους.